

Montages de transformation d'impédance à AOP

Lors du cours/TD sur le quadripôle nous avons vu la notion de résistance d'entrée, reliant pour un bloc électronique la tension d'entrée au courant d'entrée du montage. De la même manière que la notion de résistance, un nombre réel, peut être étendue au fonctionnement en régime sinusoïdal en utilisant la notion d'impédance, un nombre complexe, il est possible de définir la notion d'impédance d'entrée d'un circuit. On note cette impédance Z_{in} , un nombre complexe, défini par :

$$Z_{in} = \frac{v_{in}}{i_{in}}$$

où v_{in} et i_{in} sont respectivement les tensions et courant d'entrée. Il est également possible de définir l'impédance de sortie, en respectant bien entendu la convention quadripôle en ce qui concerne l'orientation des courant/tension en sortie. Il est également possible de définir l'admittance d'entrée (ou de sortie), Y_{in} , telle que :

$$Y_{in} = \frac{1}{Z_{in}}$$

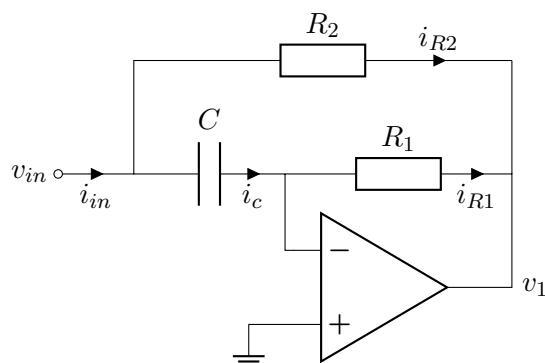
Nous allons voir à travers les exercices suivant deux montages simples à AOP utilisés pour leur impédance d'entrée.

NB : à titre de rappel

- des impédances en série s'additionnent,
- des admittances en parallèle s'additionnent.

Exercice 1 : Multiplicateur de capacité

On donne le montage suivant :



Pour tous les composants passifs, on adoptera la convention récepteur.

1. En quel régime travaille l'AOP ? **Justifiez votre réponse.** Que vaut v_- ?
2. Placer sur le schéma la tension v_c aux bornes de la capacité. Exprimer la relation entre v_c et i_c .
3. Quelle équation lie i_c et i_{R1} ? **Justifiez votre réponse.**
4. Trouver une équation reliant i_{in} , v_{in} , C , R_2 et v_1 .
5. Exprimer v_1 en fonction de v_{in} , R_1 et C .
6. En déduire i_{in} en fonction de v_{in} .

On a donc l'admittance du circuit à AOP. Il est possible d'utiliser ce comme un dipole ayant sa propre admittance, dépendant de C , R_1 et R_2

7. Trouver un schéma simple donc l'admittance est similaire à celle trouvée dans la question suivante. (On appellera les valeurs des dipôles X_{eq} , X pouvant valoir pour R , C ou L). En déduire le but et les imperfections éventuelles du montage étudié.

Les capacités utilisées dans les circuits intégrés sont réalisées directement en silicium en utilisant deux plans conducteur (polysilicium) séparées par un isolant (dioxyde de silicium). La capacité alors est proportionnelle à la surface S du composant :

$$C = S \cdot C_{\square}$$

où $C_{\square} = 0.262 \text{ fF} \cdot \mu\text{m}^{-2}$ sur la technologie utilisée. Lorsque l'on réalise le prototype, cette technologie coûte 850 € par mm^2 . On cherche à réaliser une capacité en forme de carré de largeur L de valeur $C_1 = 1,6 \text{ nF}$.

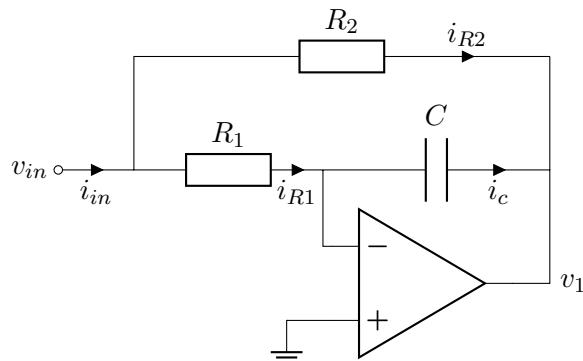
8. Trouver L en mm . Quel est le prix de cette capacité ?

On utilise le schéma à AOP précédemment étudié pour réduire le prix de cette capacité. On fixe les résistances à $R_1 = 0,9 \text{ M}\Omega$ et $R_2 = 12 \text{ k}\Omega$.

9. Calculer le nouveau L en μm pour réaliser la capacité souhaitée.
 10. Les deux résistances et l'AOP utilisent une surface de $0,08 \text{ mm}^2$ sur silicium. Calculer le coût de revient de la capacité.

Exercice 2 : Simulateur

On donne maintenant le montage suivant :



Ce montage ressemble fortement au précédent, l'étude sera donc plus rapide.

1. En quel régime travaille l'AOP ? **Justifiez votre réponse.** Que vaut v_- ?
2. Quelle équation lie i_c et i_{R1} ? **Justifiez votre réponse.**
3. Trouver une équation reliant i_{in} , v_{in} , R_1 , R_2 et v_1 .
4. Exprimer v_1 en fonction de v_{in} , R_1 et C .
5. En déduire i_{in} en fonction de v_{in} .
6. Trouver le schéma équivalent au résultat précédent. Que réalise ce circuit ? (compléter le titre)

On donne les valeurs de composants suivantes : $R_1 = 10 \text{ k}\Omega$, $R_2 = 100 \text{ k}\Omega$, $C = 1 \text{ nF}$. On négligera la résistance parasite due à R_1 et R_2 .

7. Quelle est la valeur du composant simulé ? Cette valeur vous paraît elle faisable sans le l'utilisation du schéma à AOP ?
8. Sur le papier à axes logarithmiques placé si dessous, tracer les parties imaginaires de l'impédance de la capacité C et du composant simulé pour des pulsations allant de 1 à 10^4 rad.s^{-1}

